

UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
COORDINACIÓN GENERAL DE FORMACIÓN BÁSICA
COORDINACIÓN GENERAL DE FORMACIÓN PROFESIONAL Y VINCULACIÓN UNIVERSITARIA
PROGRAMA DE UNIDAD DE APRENDIZAJE

I. DATOS DE IDENTIFICACIÓN

1. **Unidad Académica:** Facultad de Ingeniería, Arquitectura y Diseño, Ensenada; Facultad de Ciencias Químicas e Ingeniería, Tijuana y Facultad de Ingeniería, Mexicali.
2. **Programa Educativo:** Ingeniero en Electrónica
3. **Plan de Estudios:** 2020-1
4. **Nombre de la Unidad de Aprendizaje:** Integración de Circuitos a Gran Escala
5. **Clave:** 36189
6. **HC:** 02 **HL:** 00 **HT:** 02 **HPC:** 00 **HCL:** 00 **HE:** 02 **CR:** 06
7. **Etapas de Formación a la que Pertenece:** Terminal
8. **Carácter de la Unidad de Aprendizaje:** Optativa
9. **Requisitos para Cursar la Unidad de Aprendizaje:** Ninguno



Equipo de diseño de PUA

Abraham Arias León
Francisco David Mateos Anzaldo
Judith Marisela Paz Delgadillo

Firma

**Vo.Bo. de Subdirectores de
Unidades Académicas**

Humberto Cervantes de Ávila
Rocío Alejandra Chávez Santoscóy
Alejandro Mungaray Moctezuma

Firma

Fecha: 21 de noviembre de 2018

II. PROPÓSITO DE LA UNIDAD DE APRENDIZAJE

La integración de circuitos a gran escala representa en la actualidad la evolución de la manufactura de dispositivos electrónicos a lo largo de los años partiendo de los circuitos conformados por tubos de vacío, posteriormente a los circuitos integrados que contenían decenas de transistores, hasta llegar a los microprocesadores con millones de transistores en un mismo chip haciendo posible alcanzar rapidez, miniaturización, calidad y eficiencia en la tecnología electrónica actual. Es un área de conocimiento en continua actualización ya que de ella dependen directamente los continuos avances tecnológicos.

Este curso proporciona a los alumnos los conocimientos de todos los procesos industriales de manufactura empleados en la integración de circuitos a gran escala tal como la preparación de oblea, el singulado, la fijación de dados, el montaje superficial, la interconexión de dispositivos, el encapsulado y diversos procesos a nivel circuito integrado.

Esta asignatura es de carácter optativo de la etapa terminal y corresponde al área de Ingeniería Aplicada.

III. COMPETENCIA DE LA UNIDAD DE APRENDIZAJE

Explicar las etapas involucradas en la manufactura de microcircuitos integrados, mediante la física involucrada en sus principios de fabricación, para determinar los requerimientos, restricciones, demandas y problemáticas que mejoren la eficiencia y relación costo beneficio del proceso, respetando las normas de seguridad y laborales vigentes.

IV. EVIDENCIA(S) DE DESEMPEÑO

Presenta un reporte técnico sobre las características y especificaciones tecnológicas para llevar a cabo un proceso de empaquetamiento de microcircuitos integrados, que resuelva una problemática real de ingeniería electrónica. El reporte debe contener una descripción detallada de la tecnología, condiciones de operación y materiales a utilizar en los subprocesos de preparación de oblea, montaje superficial, interconexión dado-PCB, encapsulamiento, marcado, singulado y prueba eléctrica, justificando la selección de tecnología, condiciones y materiales en cada uno de ellos, resaltando sus características principales. Se debe presentar el reporte técnico y exponerlo de forma oral.

V. DESARROLLO POR UNIDADES

UNIDAD I. Introducción al empaquetamiento microelectrónico

Competencia:

Comprender la tecnología y procesos relacionados con el empaquetamiento microelectrónico, mediante la comparación histórica de conceptos, funciones y jerarquías del empaquetamiento, para sustentar el uso de los procesos actuales, de forma comprometida y proactiva.

Contenido:**Duración:** 2 horas

- 1.1. Funciones del empaquetado electrónico
- 1.2. Jerarquías y niveles del empaquetamiento
- 1.3. Evolución histórica de la tecnología de empaquetamiento
- 1.4. Conceptos básicos de la tecnología de empaquetamiento
 - 1.4.1. Costo de manufactura y manufacturabilidad
 - 1.4.2. Peso y Tamaño
 - 1.4.3. Diseño Eléctrico, Térmico y Mecánico de empaquetados
 - 1.4.4. Capacidad de Prueba
 - 1.4.5. Confiabilidad
 - 1.4.6. Utilidad

UNIDAD II. Materiales de la integración de circuitos

Competencia:

Distinguir las distintas aplicaciones de los materiales en el empaquetamiento de circuitos integrados, mediante la descripción detallada de sus propiedades y aplicaciones, para elaborar propuestas de desarrollo, de forma organizada, con responsabilidad ética y sentido de formación permanente.

Contenido:

Duración: 2 horas

- 2.1. Propiedades importantes de los materiales de empaquetamiento
- 2.2. Materiales cerámicos en el empaquetamiento
- 2.3. Materiales poliméricos en el empaquetamiento
- 2.3. Materiales metálicos en el empaquetamiento
- 2.4. Materiales utilizados en sustratos de alta densidad de interconexión

UNIDAD III. Infraestructura para el proceso de integración de circuitos a gran escala

Competencia:

Identificar los requerimientos de la infraestructura para llevar a cabo el proceso de integración de circuitos a gran escala, mediante la descripción del funcionamiento y operación de esta, para seleccionar la capacidad y requerimientos mínimos necesarios con la finalidad de llevar a cabo un proceso de integración, atendiendo la normatividad internacional vigente, con actitud profesional y visión de desarrollo sustentable.

Contenido:

Duración: 4 horas

- 3.1. Cuarto limpio
- 3.2. Requerimientos de descarga electrostática
- 3.3. Niveles de sensibilidad a la humedad
- 3.4. Condiciones de transporte de materia prima
- 3.5. Condiciones de almacenamiento de materia prima
- 3.6. Manejo y procesamiento de materia prima

UNIDAD IV. Montaje Superficial de micro dispositivos electrónicos en PCB

Competencia:

Explicar las etapas involucradas en el proceso montaje superficial de microdispositivos, mediante la física involucrada en sus principios de fabricación, para determinar los requerimientos y problemáticas que mejoren la eficiencia del proceso, respetando las normas de seguridad y laborales vigentes.

Contenido:

- 4.1. Proceso de impresión y defectos
- 4.2. Colocación de componentes
- 4.3. Proceso de Reflujo
- 4.4. Proceso de Limpieza

Duración: 4 horas

UNIDAD V. Preparación de obleas semiconductoras

Competencia:

Explicar los procesos relacionados con la preparación de obleas semiconductoras, por medio de la descripción detallada de las características de cada uno de estos, para la familiarización y reconocimiento de las etapas de la preparación de obleas, de forma ordenada y con sentido de actualización permanente.

Contenido:

Duración: 4 horas

- 5.1. Prueba funcional de oblea
- 5.2. Montaje de oblea
- 5.3. Lijado y adelgazamiento de oblea
- 5.4. Singulado de dados
- 5.5. Marcado de dados

UNIDAD VI. Fijación de dados

Competencia:

Describir los procesos y tecnología de fijación de dados, mediante la aplicación de modelos físicos y matemáticos, para la comprensión del comportamiento de la fijación utilizando diferentes equipos y materiales, con actitud crítica y analítica.

Contenido:

Duración: 4 horas

- 6.1. Adhesivos epóxicos
- 6.2. Adhesivos termoplásticos y termoestables
- 6.3. Fijación por soldadura eutéctica
- 6.4. Tecnología y equipamiento para fijación de dados

UNIDAD VII. Interconexión Dado-PCB

Competencia:

Describir los procesos y tecnología utilizados en la interconexión de Dado al PCB, mediante la aplicación de modelos físicos y matemáticos, para la comprensión del comportamiento y propiedades de la interconexión utilizando diferentes equipos, tecnologías y materiales, con actitud crítica y analítica.

Contenido:

Duración: 4 horas

7.1. Proceso de Wirebonding

- 7.1.1. Wirebond por termocompresión, ultrasonido y termosonido
- 7.1.2. Unión tipo Ribbon, Ball y Wedge
- 7.1.3. Unión por cinta adhesiva automatizada (TAB)

7.2. Proceso Flip-Chip

- 7.2.1. Procedimiento de bumping
- 7.2.2. Factores de forma y estándares
- 7.2.3. Tecnología del proceso Flip-Chip

UNIDAD VIII. Encapsulación de circuitos integrados

Competencia:

Analizar las distintas técnicas de encapsulación de circuitos integrados, mediante la descripción de los requerimientos técnicos y aplicaciones, para la selección adecuada de la tecnología acorde a las propiedades del material que se pretende encapsular, con disciplina y responsabilidad al medio ambiente.

Contenido:

Duración: 4 horas

- 8.1. Moldeo de Plásticos
 - 8.1.1. Moldeo por compresión
 - 8.1.2. Moldeo por transferencia
 - 8.1.3. Curado
 - 8.1.4. Fenómeno de Warpaje y delaminación
- 8.2. Compresión de cerámicos
- 8.3. Laminación de cerámicos
- 8.4. Laminación de plásticos

UNIDAD IX. Procesos a nivel circuito integrado

Competencia:

Identificar los diferentes procesos a nivel circuito como marcado, singulado, prueba eléctrica y empaque, mediante la descripción del funcionamiento y operación de estas, para seleccionar la tecnología acorde a cada circuito integrado, atendiendo la normatividad internacional vigente, con actitud profesional y visión de desarrollo sustentable.

Contenido:

Duración: 4 horas

- 9.1. Marcado
- 9.2. Singulado de circuitos integrados
- 9.3. Pruebas eléctricas de circuito integrado
- 9.4. Empaque de circuitos integrados

VI. ESTRUCTURA DE LAS PRÁCTICAS DE TALLER

No. de Práctica	Competencia	Descripción	Material de Apoyo	Duración
1	Describir las funciones, jerarquías y niveles del empaquetamiento, mediante la investigación documental, para la identificación de los alcances de dichos niveles, con actitud exploratoria, de manera ética y profesional.	Elabora un mapa mental donde se presente del desarrollo histórico del empaquetamiento de circuitos integrados, los niveles, las jerarquías y conceptos básicos de la disciplina.	Libros de texto, artículos científicos, computadora con acceso a internet, software para edición de textos y presentaciones.	2 horas
2	Clasificar materiales utilizados en el empaquetamiento de circuitos, mediante la identificación de su función dentro de un circuito integrado, para la selección adecuada de materiales en el proceso de integración, con actitud reflexiva y crítica.	El docente proporciona una lista de materiales. El alumno realiza una tabla en donde los clasificará de acuerdo con sus funciones dentro del circuito integrado.	Lista de materiales, lápiz, cuaderno y computadora.	2 horas
3	Identificar la infraestructura para llevar a cabo el proceso de integración de circuitos, mediante el estudio de manuales, hojas de aplicación y artículos científicos, para determinar los requerimientos mínimos necesarios del proceso, con actitud profesional y visión de desarrollo sustentable.	Realiza una monografía acerca de la infraestructura para el proceso de integración, que incluya los siguientes conceptos: 1. Cuarto limpio. 2. Protección ESD. 3. Sensibilidad a humedad. 4. Almacenamiento, transporte y manejo de materia prima.	Computadora, bibliografía, procesador de texto, diccionario e internet.	4 horas
4	Describir los procesos del montaje superficial, atendiendo a las especificaciones técnicas de cada uno de ellos, para la identificación de parámetros relevantes y su optimización, con actitud reflexiva y analítica.	Realiza una exposición audiovisual de cada una de las etapas del proceso de montaje superficial, abordando las siguientes temáticas: 1. Deposición de pasta. 2. Pick and place. 3. Reflujo. 4. Limpieza.	Proyector, bibliografía, computadora, internet, procesador de texto y software para presentaciones.	4 horas

		Además genera un reporte escrito.		
5	Describir los subprocesos de la preparación de obleas, atendiendo a las especificaciones técnicas de cada uno de ellos, para la identificación de parámetros relevantes y su optimización, con actitud reflexiva y analítica.	Realiza una exposición audiovisual de cada una de las etapas del subproceso de preparación de obleas, abordando las siguientes temáticas: 1. Prueba funcional. 2. Montaje. 3. Lijado y adelgazamiento. 4. Singulado de dados. 5. Marcado de dados. Además, genera un reporte escrito.	Proyector, bibliografía, computadora, internet, procesador de texto y software para presentaciones.	4 horas
6	Analizar las propiedades de la fijación de dados, mediante la revisión de literatura especializada y el estudio de casos, para la selección de tecnología, equipos y materiales necesarios para la aplicación, de forma organizada, clara y profesional.	Realiza una investigación documental profunda de artículos científicos y textos con rigor científico y factor de impacto, sobre un material y una técnica de fijación de dados, para exponer de manera clara y concisa a sus compañeros de clase.	Pintarrón, proyector, computadora, software para presentaciones y bibliografía.	4 horas
7	Analizar el comportamiento de los procesos de interconexión de dados, mediante la revisión de literatura especializada y el estudio de casos, para la selección de materiales y procesos que solventen las necesidades de la aplicación, de forma organizada, clara y profesional.	Realiza una investigación documental profunda de artículos científicos, textos con rigor científico y factor de impacto, sobre un material y una técnica de interconexión de dados, para exponer de manera clara y concisa a sus compañeros de clase.	Pintarrón, proyector, computadora, software para presentaciones y bibliografía.	4 horas
8	Identificar los parámetros físicos que intervienen en el proceso moldeo, curado y sinterizado de materiales, mediante la aplicación de modelos físicos, para obtener distintas	Elabora un análisis de los efectos de los distintos materiales y técnicas en la porosidad y dureza del encapsulado para determinar las condiciones óptimas de	Computadora, internet, instructivos, hojas de aplicación, procesador de texto y calculadora.	4 horas

	porosidades y durezas de encapsulado, con actitud minuciosa y disciplinada.	temperatura y tiempo durante el proceso de encapsulado. Además, entrega un reporte escrito con la con los perfiles óptimos del proceso, las principales fallas y su solución.		
9	Describir los procesos a nivel circuito integrado, atendiendo a las especificaciones técnicas de cada uno de ellos, para la identificación de parámetros relevantes y su optimización, con actitud profesional y visión de desarrollo sustentable.	Realiza una exposición audiovisual de cada una de las etapas del proceso de montaje superficial, abordando las siguientes temáticas: 1. Marcado. 2. Singulado. 3. Prueba eléctrica. 4. Empaque. Además, genera un reporte escrito.	Proyector, bibliografía, computadora, internet, procesador de texto y software para presentaciones.	4 horas

VII. MÉTODO DE TRABAJO

Encuadre: El primer día de clase el docente debe establecer la forma de trabajo, criterios de evaluación, calidad de los trabajos académicos, derechos y obligaciones docente-alumno.

Estrategia de enseñanza (docente)

El maestro expondrá de forma ordenada, clara y concisa los conceptos básicos de los materiales, infraestructura y procesos industriales utilizados en la integración de circuitos a gran escala como cuarto limpio, el montaje superficial, la preparación de obleas, la fijación de dados, la interconexión dentro del microcircuito, el encapsulamiento de circuitos, marcado, singulado, prueba eléctrica y empaquetamiento. Incorporará estudio de casos reales, proporcionando atmósferas de aprendizaje donde se fomente el desarrollo de la capacidad de análisis y la argumentación entre los estudiantes. Además, guiará al estudiante en la elaboración de un reporte técnico, revisando que se encuentre fundamentado en fuentes de información confiables y citadas de manera pertinente. Realizará una retroalimentación en cada etapa del proceso de la elaboración del reporte técnico, revisando la congruencia y pertinencia de su trabajo, en la descripción de los procesos relacionados con la integración de circuitos a gran escala.

Estrategia de aprendizaje (alumno)

El estudiante realizará trabajos de investigación de forma individual y en equipo, a través de la revisión de fuentes de información confiable y rigurosa. Elaborará de manera individual organizadores gráficos que comparará con los de sus compañeros en un proceso de retroalimentación para fomentar la autoevaluación. Resolverá mediante el conocimiento de la tecnología, la aplicación de modelos físicos y matemáticos los parámetros de fabricación de los distintos procesos industriales. En equipo, preparará presentaciones orales sobre el contenido temático del curso; también formará parte de un equipo de trabajo que propondrá tecnología y metodología para el desarrollo de un proceso que desarrolle la integración de un circuito a gran escala del cual deberá elaborar un reporte técnico.

VIII. CRITERIOS DE EVALUACIÓN

La evaluación será llevada a cabo de forma permanente durante el desarrollo de la unidad de aprendizaje de la siguiente manera:

Criterios de acreditación

- Para tener derecho a examen ordinario y extraordinario, el estudiante debe cumplir los porcentajes de asistencia que establece el Estatuto Escolar vigente.
- Calificación en escala del 0 al 100, con un mínimo aprobatorio de 60.

Criterios de evaluación

- | | |
|--|------|
| - Evaluaciones teóricas..... | 40% |
| - Prácticas de taller..... | 20% |
| - Evidencia de desempeño.....
(Reporte técnico) | 40% |
| Total..... | 100% |

IX. REFERENCIAS

Básicas

- Blackwell, G. R. (1999). *The electronic packaging handbook*. USA: CRC Press. [clásica]
- Chen, A. & Lo, R. H. Y. (2016). *Semiconductor packaging: materials interaction and reliability*. USA: CRC Press.
- Greig, W. (2007). *Integrated circuit packaging, assembly and interconnections*. Germany: Springer Science & Business Media. [clásica]
- Harper, C. (2004). *Electronic packaging and interconnection handbook*. USA: McGraw-Hill. [clásica]
- Jamnia, A. (2016). *Practical guide to the packaging of electronics: thermal and mechanical design and analysis*. USA: CRC Press.
- Lau, J. H. (2016). *3D IC Integration and Packaging* (Vol. 1, p. 480). USA: McGraw-Hill Education.
- Li, Y. & Goyal, D. (2017). *3D Microelectronic Packaging*. Germany: Springer, Cham.
- Ulrich, R. K. (2006). *Advanced electronic packaging*. USA: Wiley. [clásica]
- Wei, X. C. (2017). *Modeling and Design of Electromagnetic Compatibility for High-Speed Printed Circuit Boards and Packaging*. USA: CRC Press.

Complementarias

- Harman, G. G. (2010). *Wire bonding in microelectronics*. USA: McGraw-Hill. [clásica]
- Institute of Electrical and Electronics Engineers. (2019). What is the IRDS™? USA: IEEE Recuperado el 18 de septiembre de 2018 de <https://irds.ieee.org/>
- Qu, S. & Liu, Y. (2016). *Wafer-Level Chip-Scale Packaging*. USA: Springer-Verlag.
- Texas Instruments (1995-2019). USA: Texas Instruments Incorporated. Recuperado el 18 de septiembre de 2018 de <http://www.ti.com/lit/an/snoa286/snoa286.pdf> [clásica]
- Tong, H. M., Lai, Y. S. & Wong, C. P. (Eds.). (2013). *Advanced flip chip packaging*. USA: Springer US.

X. PERFIL DEL DOCENTE

El docente que imparta esta asignatura debe contar con título en Ingeniero en Electrónica, de preferencia con posgrado en ingeniería o procesos de manufactura. Se sugiere que presente tres años de experiencia en procesos de manufactura de la industria de semiconductores, o experiencia mínima de un año como docente en nivel universitario y haya recibido cursos pedagógicos. Demostrar actitudes como la proactividad, la facilidad para transmitir el conocimiento y responsabilidad.